

Cite No. 3

CN 1497447 abstract:

A phase locked loop (PLL) for generating an oscillation signal such that the oscillation signal maintains a substantially constant phase difference with respect to a phase of a reference signal. The PLL includes a first frequency divider for dividing a frequency of the oscillation signal by a first divisor, and for generating a number of multiphase signals, such that each multiphase signal is out of phase with each of the other multiphase signals, a phase shift detection circuit for comparing a phase of the oscillation signal with the phase of the reference signal, and a phase adjusting circuit for selecting one of the multiphase signals generated by the first frequency divider to be an output signal' such that the PLL is able to reduce the phase difference between the oscillation signal and the reference signal.

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G06F 12/00



[12] 发明专利申请公开说明书

[21] 申请号 200310102746.5

[43] 公开日 2004 年 5 月 19 日

[11] 公开号 CN 1497447A

[22] 申请日 2003.10.23

[21] 申请号 200310102746.5

[30] 优先权

[32] 2002.10.23 [33] US [31] 10/065,482

[71] 申请人 联发科技股份有限公司

地址 台湾省新竹市新竹科学工业园

[72] 发明人 陈炳盛 郭弘政

[74] 专利代理机构 北京市柳沈律师事务所

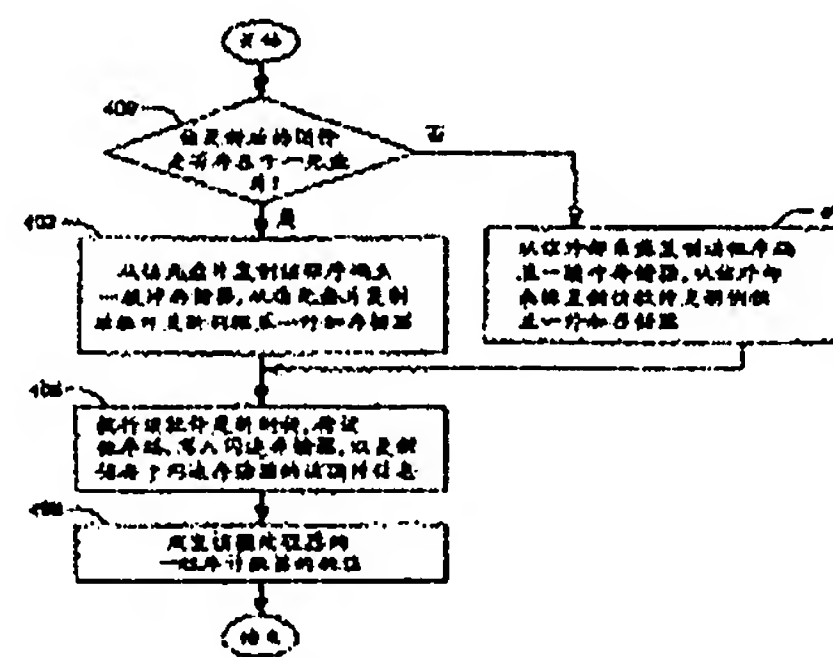
代理人 蒲迈文 黄小临

权利要求书 3 页 说明书 8 页 附图 7 页

[54] 发明名称 更新光盘系统固件的方法

[57] 摘要

本发明提供一种于光盘系统中更新储存于一固件存储器中的固件信息的方法，该方法包含以下步骤：(1)从一更新来源撷取一程序代码与一软件更新例程；(2)储存该程序代码至一第一缓冲区，储存该软件更新例程至一第二缓冲区；(3)执行储存于该第二缓冲区的该软件更新例程；(4)将储存于该第一缓冲区的该程序代码写进该固件存储器，以更新该固件信息；以及(5)改变该微处理器的程序计数器的数值，以使得该微处理器去执行位于该固件存储器的该预设地址的程序代码，而非执行在该程序代码中的下一指令，该指令位于该程序计数器的目前地址之后。



ISSN 1008-4274

知识产权出版社出版

200310102746.5

权 利 要 求 书

第1/3页

1. 一种在一光盘系统中用以更新固件信息的更新方法，该固件信息被储
存于一固件存储器内，该更新方法使用一微处理器，其中该固件存储器作为
5 该微处理器的内部执行程序存储器，该方法包含以下步骤：

从一更新来源撷取一程序代码与一软件更新例程；

储存该程序代码至一第一缓冲存储器，储存该软件更新例程至一第二缓
冲存储器，其中该微处理器将该固件存储器当作一数据存取存储器来存取，
并将该第二缓冲存储器当作一执行程序存储器来存取；

- 10 执行储存于该第二缓冲存储器内的该软件更新例程，并且使用该软件更
新例程将储存于该第一缓冲存储器内的该程序代码写入到该固件存储器以
更新该固件信息；

将该固件存储器当作一内部执行程序存储器来存取，而将该第二缓冲存
储器当作一内部数据存取存储器来存取；

- 15 改变该微处理器的程序计数器的数值，以使得该微处理器去执行位于该
固件存储器的该预设地址的该程序代码，而非执行在该程序代码中的下一指
令，该指令位于该程序计数器的目前地址之后；

使用该程序代码作为更新后的固件信息，以控制该光盘系统。

2. 如权利要求 1 所述的方法，其中藉由重设该微处理器以改变该微处理
20 器的程序计数器的数值，此重设的步骤会将该微处理器的程序计数器重设成
一默认值。

3. 如权利要求 1 所述的方法，其中藉由执行在该更新后的固件信息中的
该程序代码的一跳跃陈述式以改变该微处理器的该程序计数器，该跳跃陈述
式将会把该微处理器的程序计数器重设成一默认值。

- 25 4. 如权利要求 1 所述的方法，其中作为该程序代码的撷取来源的该更新
来源是被该光盘系统读取的一光盘片，而该软件更新例程是从被该光盘系统
读取的该光盘片或是从该闪存存储器的原始内容中被撷取出。

5. 如权利要求 4 所述的方法，其中该光盘片为一 CD 或 DVD 光盘，而该
光盘系统为一 CD 或 DVD 光驱。

- 30 6. 如权利要求 1 所述的方法，其中作为该程序代码的撷取来源的该更新
来源是经由一接口耦接于该光盘系统的一外围装置，而该软件更新例程是从

200310102746.5

权 利 要 求 书 第2/3页

经由该接口连结到该光盘系统的该外围装置或是从该闪速存储器的原始内容中被撷取出。

7. 如权利要求 6 所述的方法，其中该外围装置是一计算机，该程序代码与该软件更新例程已从一软件来源被下载至该外围装置。

5 8. 如权利要求 6 所述的方法，其中该接口联结为一 IDE 接口、一 EIDE 接口、一 SCSI 接口、一 RS232 接口、一 USB 接口，或是一 IEEE 1394 接口。

9. 如权利要求 1 所述的方法，其中该固件存储器为一闪速存储器。

10 10. 如权利要求 1 所述的方法，其中该固件存储器为一电可擦除可编程只读存储器。

11. 一光盘系统控制芯片，其被使用在一光盘系统中以更新固件信息，该控制芯片包含有：

一微处理器，耦接于一数据总线，其中该微处理器亦经由该数据总线耦接于一固件存储器，该固件存储器被用来储存该固件信息；

15 一译码器，经由该数据总线耦接于该微处理器，其中该译码器亦耦接于一第一缓冲存储器，该译码器从一更新来源接收到更新后的固件信息；

一控制器，耦接于该译码器，亦经由该数据总线耦接于该微处理器，其中该控制器用来接收一控制讯号与一般的数据；以及

一第二缓冲存储器，经由该数据总线耦接于该微处理器；

20 其中当该光盘系统在一更新模式运作时，该微处理器将该固件存储器作为一数据存取存储器存取，将该第二缓冲存储器作为一执行程序存储器存取，而在该固件被完全更新后，该第二缓冲存储器被当作数据存取存储器来存取，而该固件存储器被当作执行程序存储器来存取，而该微处理器的程序计数器的数值会被改变，以使得该微处理器执行储存于该固件存储器中一预设地址的程序代码，而非执行在该程序代码中的下一指令，该指令位于该程序计数器的目前地址之后。

25 12. 如权利要求 11 项所述的控制芯片，其中该控制芯片还包含有一控制电路，用来产生一重置讯号，并藉由该控制电路发出该重置讯号到该微处理器以改变该微处理器的该程序计数器的该数值，如此则会将该微处理器的该程序计数器重设为一默认值。

13. 如权利要求 11 项所述的控制芯片，其中藉由下述方式来改变该微处

200310102746.5

权 利 要 求 书 第3/3页

理器的该程序计数器的该数值：执行在该更新后固件信息的该程序代码中的一跳跃陈述式，而该跳跃陈述式会将该微处理器的该程序计数器重设为一默认值。

14. 如权利要求 11 项所述的控制芯片，其中作为该更新后固件信息的撷取来源的该更新来源为一经由该光盘系统所读取的一光盘片。

15. 如权利要求 14 项所述的控制芯片，其中该光盘片为一 CD 或 DVD 光盘，该光盘系统为一 CD 或 DVD 光驱。

16. 如权利要求 11 项所述的控制芯片，其中作为该更新后固件信息的撷取来源的该更新来源为一外围装置，该外围装置经由一接口连结到该光盘系统。

17. 如权利要求 16 项所述的控制芯片，其中该外围装置是一计算机，该程序代码与该软件更新例程已从一软件来源被下载至该外围装置。

18. 如权利要求 16 项所述的控制芯片，其中该接口联结为一 IDE 接口、一 EIDE 接口、一 SCSI、一 RS232 接口、一 USB 接口，或是一 IEEE 1394 接口。

19. 如权利要求 11 项所述的控制芯片，其中该固件存储器为一闪速存储器。

20. 如权利要求 11 项所述的控制芯片，其中该固件存储器为一电可擦除可编程只读存储器。

200310102746.5

说明书

第1/8页

更新光盘系统固件的方法

5 技术领域

本发明涉及光盘系统，特别是涉及一种在一光盘系统中用以更新该光盘系统的固件的方法。

背景技术

- 10 近来光盘系统在使用上显著的普及化，由于光盘系统的持续发展，各种改良方式也持续的产生。然而，这些改进并不只限于研发出新的光盘系统，有时可能可以经由一固件更新去增加现存的光盘系统的功能，或是改进现存光盘系统原有的功能。如美国专利第 6,170,043 号，「Method for controlling an optic disk」，Hu 披露了一种已知技术的仪器与方法，用以
- 15 更新一光盘系统中的固件。在已知技术中，更新后的固件数据储存于无论是一光盘片上或是一计算机上，已知技术的装置均可使用该更新后的固件数据以更新该光盘系统的固件。

- 请参照图 1，图 1 为已知技术的光盘系统与其外围单元的方块图，在图 1 中，一光盘系统控制芯片 200 被用以更新固件信息，该固件信息被储存于一存储器 210，例如一闪速存储器 210 或是一电可擦除可编程只读存储器 (EEPROM)。系统控制芯片 200 包含一外加存储器 202，例如一动态随机存取存储器 (dynamic random access memory，简称为 DRAM)，系统控制芯片 200 还包含一微处理器 204、一译码器 206 与一控制器 208。微处理器 204 分别耦接于外加存储器 202、译码器 206、控制器 208 与闪速存储器 210，以便直接控制控制器 208 与译码器 206，以及直接存取闪速存储器 210 与外加存储器 202。译码器 206 与控制器 208 彼此耦接。控制器 208 被用以接收外部控制讯号与信息，例如从一射频 (radio-frequency，简称为 RF) 放大器与控制器 110 来的控制讯号，以及经由该射频放大器与控制器 110 储存在一光盘片上的信息，该光盘片是指例如一数字式多功能激光视盘 (digital versatile disk，简称为 DVD) 或是一 CD 光盘片 100。译码器 206 耦接于一缓冲存储器 212，缓冲存储器 212 为系统控制芯片 200 的外部存储器。缓冲
- 25
- 30

200310102746.5

说明书 第2/8页

存储器 212 可以是一 DRAM, 可经由一主机板接口 214 与一计算机 216 沟通。主机板接口 214 可以是一 IDE (integrated drive electronics) 接口、一 EIDE 接口、一小型计算机系统接口 (small computer system interface, 简称为 SCSI 接口)、一 RS232 接口、一通用序列总线 (universal serial bus, 简称为 USB) 接口, 或是一 IEEE 1394 接口。

当该光盘系统在一正常模式运作时, 并不需要去更新固件信息, 微处理器 204 经由一数据总线读取被储存在闪速存储器 210 的信息, 在图 1 里, 该数据总线藉由连接到每一单元的线路来表示。该数据总线提供在每一单元彼此间所需要的耦接。在正常模式运作时, 闪速存储器 210 被提供给一系统程序作为一存储器空间使用, 用以储存所有的执行指令。外加存储器 202 被当作一存储器空间使用以储存一般信息, 例如从光盘片 100 来的信息。

一般而言, 当计算机 216 被开启或是重设时, 微处理器 204 首先会初始化该光盘系统, 然后停留在队列状态以接受从计算机 216 来的一命令, 以开始从光盘片 100 读取信息。当计算机 216 送出该命令要求一读取, 微处理器 204 会接着送出所需要的参数以控制控制器 208 与译码器 206 以驱动一马达与一光学读取头 (未显示) 去读取光盘片 100 的信息。若有需要, 光盘片 100 的信息会被译码器 206 译码与改正, 然后被储存在缓冲存储器 212。经由主机板接口 214 与译码器 206, 计算机 216 因此可以读取储存在缓冲存储器 212 内的该信息。在此阶段, 外加存储器 202 被用以储存一般信息, 闪速存储器 210 被用以储存该系统程序, 该系统程序被用以执行光盘系统的运作。

在一软件更新模式时, 该光盘系统需要去更新固件信息。一更新程序可藉由下列两种方式被安装在光盘系统: 藉由从光盘片 100 读取该更新程序, 或是藉由执行已被下载至计算机 216 的特殊的安装软件下载该更新程序。该更新程序包含一程序代码与一软件更新例程。该程序代码被视为是要被更新的数据。该更新程序通常将会发出一闪速存储器命令以更新闪速存储器 210, 在此更新模式中, 外加存储器 202 被用以储存该软件更新例程, 该程序代码数据最初先被储存于缓冲存储器 212。

微处理器 204 从外加存储器 202 读取之后并且执行存在于该软件更新例程中的指令。储存于缓冲存储器 212 的该程序代码数据被相继的写入闪速存储器 210, 闪速存储器 210 被当作是给该程序代码数据的一存储器空间。于此, 该程序代码被视为是要被更新的该固件信息的数据。从缓冲存储器 212

200310102746.5

说明书 第3/8页

中得到的该程序代码数据的一加总核对码 (checksum) 被计算出以及被拿来与另一加总核对码作比较, 而另一加总核对码是一被写进闪速存储器 210 的该程序代码的加总核对码。比较这两个加总核对码以确认在该写入过程中有无错误发生。在闪速存储器 210 中的该固件被更新后, 在该固件中的该系统程序信息被执行。

上述的简要说明, 请参照图 2, 图 2 为已知技术的固件更新程序的流程图。

步骤 300: 决定该更新后的固件是存在于光盘片 100 或是在一外部来源, 例如计算机 216; 若该固件在光盘片 100, 则进行至步骤 302; 若否, 则进行至步骤 304;

步骤 302: 从光盘片 100 复制该程序代码至缓冲存储器 212, 从光盘片 100 复制该软件更新例程至外加存储器 202; 在此时, 微处理器 204 将闪速存储器 210 视为数据存取存储器, 而将外加存储器 202 视为执行程序存储器; 进行至步骤 306;

步骤 304: 从该外部来源复制该程序代码至缓冲存储器 212, 从该外部来源复制该软件更新例程至外加存储器 202; 在此时, 微处理器 204 将闪速存储器 210 视为数据存取存储器, 而将外加存储器 202 视为执行程序存储器; 以及

步骤 306: 执行储存于外加存储器 202 的该软件更新例程; 此步骤将储存于缓冲存储器 212 的该程序代码写入闪速存储器 210, 以更新储存于闪速存储器 210 的该固件信息; 闪速存储器 210 被视为是执行程序存储器, 外加存储器 202 被视为是数据存取存储器, 而存在于闪速存储器 210 的该系统程序信息被执行。

请参照图 3, 图 3 为已知技术的一切换过程的方块图, 该切换过程是指从储存于外部存储器 202 的一软件更新例程的执行, 切换至储存于闪速存储器 210 的该系统程序信息的执行。如同刚才在步骤 306 中所陈述的, 微处理器 204 去执行储存于外加存储器 202 的该软件更新例程, 以将储存于缓冲存储器 212 的该程序代码写入闪速存储器 210。在成功的执行该软件更新例程之后, 闪速存储器 210 内的该固件会被更新, 然后微处理器 204 从储存于外部存储器 202 的该软件更新例程的执行, 切换到执行被储存于闪速存储器 210 的该系统程序信息。

200310102746.5

说明书 第4/8页

在该切换之后，不幸的是，微处理器 204 的一程序计数器可能会包含一数值，该数值将使得微处理器 204 无法从执行位于外加存储器 202 的该软件更新例程顺利地切换至执行位于闪速存储器 210 的该系统程序，且微处理器 204 可能会开始执行位于闪速存储器 210 的问题区域。若储存于闪速存储器 210 的新的固件信息的长度异于旧有的固件信息的长度，则上述的问题可能发生。举例来说，假设在紧接着更新闪速存储器 210 的该固件之后，微处理器 204 在该固件中应该会执行一“jump”（跳跃）或“return”（传回）的陈述式，然而，既然该固件已被更新，一“if”（如果）陈述式现在存在于该跳跃或传回陈述式该存在的地方。闪速存储器 210 内的该已被改变的区域被标示成图 3 中的问题区域 260，微处理器 204 将从该区域开始执行。该区域紧邻在被标示为核心区域 250 的该问题区域之前。当微处理器 204 执行位于问题区域 260 内的固件指令，可能会发生未知的执行结果，而微处理器 204 可能无法正确的执行。

15 发明内容

因此，本发明的主要目的在于提供一种用以更新一光盘系统的固件信息的方法，以解决上述已知的问题。

本发明披露了一种更新方法，在一光盘系统中被用以更新储存于一固件存储器的固件信息。该方法包含以下步骤：从一更新来源撷取出程序代码与一软件更新例程；储存该程序代码至一第一缓冲区，储存该软件更新例程至一第二缓冲区；执行储存于该第二缓冲区的该软件更新例程；利用该软件更新例程将储存于该第一缓冲区的该程序代码写入该固件存储器，以更新该固件信息；改变该微处理器的程序计数器的数值，以使得该微处理器去执行位于该固件存储器的该预设地址的程序代码，而非执行在该程序代码中的下一指令，该指令位于该程序计数器的目前地址之后，继而使用该程序代码作为更新后固件信息以控制该光盘系统。

本发明的一优点为改变该微处理器的程序计数器的数值，以便该微处理器可以执行位于该固件存储器的该预设地址的程序代码，而非执行该下一指令。如此将可避免该微处理器去执行位于该新的更新后固件当中的未知的指令，而允许该微处理器从该固件中已知的地址开始执行。因为若执行该新的更新后固件当中的未知的指令，可能会导致该微处理器停止正确的运作。

200310102746.5

说明书 第5/8页

附图说明

图 1 为已知技术的光盘系统与其外围单元的方块图。

图 2 为已知技术的固件更新程序的流程图。

- 5 图 3 为已知技术的一切换过程的方块图，该切换是从储存于一外部存储器的一软件更新例程的执行，切换至储存于一闪速存储器的该系统程序信息的执行。

图 4 为本发明的光盘系统的方块图。

图 5 为本发明的更新光盘系统内的固件的方法流程图。

- 10 图 6 为本发明的光盘系统的控制电路的方块图，该控制电路被用以提供一重置讯号给该光盘系统的微处理器。

图 7 为表示用于控制电路中的控制讯号彼此间的关系的时序图。

附图符号说明

100	光盘片	110	射频放大器与控制器
200	光盘系统控制芯片	202	外加存储器
204	微处理器	206	译码器
208	控制器	210	闪速存储器
212	缓冲存储器	214	主机板接口
216	计算机	500	控制电路

15

具体实施方式

- 请参照图 4，图 4 为本发明的光盘系统的方块图。除了图 4 中的光盘系统里新增一控制电路 500，图 4 与图 1 中的光盘系统是完全相同的。控制电路 500 被连接到微处理器 204 以协助控制微处理器 204 的运作，细节部分将会在之后被完整详细的解释。既然所有其它的构成要件是相同的，图 4 中与接下来的叙述中的所用的参考编号会与图 1 中所用到的编号相同。

- 20 请参照图 5，图 5 为本发明的更新光盘系统内的固件的方法流程图。请注意除了一新步骤 408 之外，在该流程图中的所有步骤均与图 2 中的已知技术的方法中的所有步骤相同。

- 25 步骤 400：决定该更新后的固件是存在于光盘片 100 或是一外部来源，

200310102746.5

说明书 第6/8页

例如计算机 216；若该固件在光盘片 100，则进行至步骤 402；若否，则进行至步骤 404；

步骤 402：将该程序代码从光盘片 100 复制到缓冲存储器 212，将该软件更新例程从光盘片 100 复制到外加存储器 202；在此时，微处理器 204 将
5 闪速存储器 210 视为数据存取存储器，并将外加存储器 202 视为执行程序存储器；进行至步骤 406；

步骤 404：将该程序代码从该外部来源复制到缓冲存储器 212，将该软件更新例程从该外部来源复制到外加存储器 202；在此时，微处理器 204 将
10 闪速存储器 210 视为数据存取存储器，并将外加存储器 202 视为执行程序存储器；进行至步骤 406；

步骤 406：执行储存于外加存储器 202 的该软件更新例程；此步骤将储存于缓冲存储器 212 的该程序代码写入闪速存储器 210，以更新储存于闪速存储器 210 的该固件信息；然后闪速存储器 210 被视为是执行程序存储器，而外加存储器 202 被视为是数据存取存储器；以及

15 步骤 408：改变微处理器 204 的程序计数器的一数值，使得微处理器 204 去执行储存于闪速存储器 210 的一预设地址的该程序代码，而非执行在该程序代码中的下一指令，该指令位于该程序计数器的目前地址之后；执行存在于闪速存储器 210 的该预设地址的该系统程序信息，以控制该光盘系统。

如同图 5 的流程图中，本发明方法新增一步骤（步骤 408）至已知技术的
20 的固件更新方法。该步骤包含改变微处理器 204 的程序计数器的数值，最好以下述方式完成：在成功的将该更新后的固件存入闪速存储器 210 之后，重设微处理器 204。重设微处理器 204 将会自动的将微处理器 204 的程序计数器重设回一默认值，而将允许微处理器 204 从一预设起始地址开始执行该固件内的指令。

25 除了重设微处理器 204 之外，另一改变微处理器 204 的程序计数器的数值的方式是藉由让微处理器 204 执行一跳跃或传回陈述式，如此将会把微处理器 204 的程序计数器重设回一默认值，而该默认值亦可以与若微处理器 204 被重设时所用的默认值相同。在将微处理器 204 的该程序来源从外加存储器 202 切换至闪速存储器 210 之后，藉由执行该跳跃或传回陈述式，微处
30 理器 204 可从该固件的一预设起始地址去执行指令。然而只有当在外加存储器 202 中的该跳跃或陈述式的地址与该跳跃或传回陈述式位于闪速存储器

200310102746.5

说明书 第7/8页

210 内的地址相同（亦即这两个程序计数器拥有同样的数值）时，才能执行上述方法。关于在本发明中的该跳跃或传回陈述式的使用的考虑，与已知技术中的考虑是相同的。既然已知技术没有使用该硬件上的方法将该程序计数器改成该默认值，该固件必须使用该跳跃或传回的方法。此外，研发该固件的程序设计师必须要留意此问题，否则，在将微处理器 204 的该程序来源从外加存储器 202 切换至闪速存储器 210 之后，该程序计数器将会包含一无法预期的数值。一般而言，程序设计师应该在更新闪速存储器 210 里的该固件之后，去确认核心区域 250 与外加存储器 202 内的该程序是相同的。前述方式是用以确认该跳跃或传回陈述式在外加存储器 202 内与闪速存储器 210 内的地址为相同的方法中最容易的一种。

这些用以改变微处理器 204 的该程序计数器的数值的每一技术，都将避免已知技术方法的问题发生。亦即，在该固件被更新后，微处理器 204 并不执行在闪速存储器 210 内的未知指令，相反的，微处理器 204 可开始执行从该更新后固件的一已知的预设地址的指令。另一方面，已知技术方法需要使用该跳跃或传回的方法，而程序设计师在撰写该软件更新子例程时需要特别的小心注意。因此，藉由使用本发明方法，即使在一成功的固件更新之后，该软件更新子例程与储存于固件存储器 210 中的核心区域 250 内的该信息不同，微处理器 204 将不会因为执行了未知的指令而停止正确的运作。

请参照图 6 和图 7，图 6 为本发明的光盘系统的控制电路的方块图，控制电路 500 被用以提供一重置讯号 Reset-MicroP 给微处理器 204。图 7 为表示用于控制电路 500 中的控制讯号彼此间的关系的时序图。两个控制讯号被用以触发该 Reset-MicroP 讯号，该 Reset-MicroP 讯号是被用以重设微处理器 204，该二控制讯号中，其一为一 Select-External-Flash 讯号，另一为一 Reboot-From-Zero 讯号。每次当微处理器 204 存取闪速存储器 210 以及每次当微处理器 204 将更新后固件写入闪速存储器 210 内时，该 Select-External-Flash 讯号是处于主动态（active）的。

如图 7 所示，在时间 t0，当微处理器 204 开始将更新后的固件写入闪速存储器 210 时，一 CPU-Flash-Download 讯号是处于主动态的，而在每当微处理器 204 去存取闪速存储器 210 以将该新的固件写入闪速存储器 210 时，该 Select-External-Flash 讯号会被触发。该 Reboot-From-Zero 讯号会自动被于更新过程中被微处理器 204 所执行的该软件更新例程触发而处于主动

200310102746.5

说明书 第8/8页

态。在下面两种情况，该 Reboot_From_Zero 讯号值可被指定为“1”：(1) 在第 n 次对闪速存储器 210 存取之后，该 Select_External_Flash 讯号给出的指示时；或者(2) 在该更新固件的过程时，该微处理器对闪速存储器 210 做最后一次存取时。

5 如图 6 所示，控制电路 500 包含一与门电路 (AND gate) 502，与门电路 502 接收该 Select_External_Flash 讯号与该 Reboot_From_Zero 讯号。当这两个讯号的值皆为 1 时，该与门电路 502 会输出一数值“1”至一触发器 (flip-flop) 506。如图 7 所示，在时间 t1 时，当触发器 506 的一时钟输入 (clock input) 接收了该 Select_External_Flash 讯号的一负缘
10 (negative edge)，则触发器 506 接收该输入值，然后触发器 506 输出该 Reset_MicroP 讯号，该 Reset_MicroP 讯号被用以重设微处理器 204。

除了 Select_External_Flash 和 Reboot_From_Zero 这两个输入讯号之外，其它输入讯号亦可被用在控制电路 500 上。如图 6 所示，其它逻辑电路 504 可被用以接收其它控制讯号 Other_Inputs 与一时钟讯号 (clock) CLK
15 。藉由使用其它的逻辑电路 504，可使用额外的条件 (additional conditions) 与控制电路来产生该 Reset_MicroP 讯号以重设微处理器 204。在此使用该时钟讯号 CLK 使得控制电路 500 的设计成为一同步 (synchronous) 设计。相反的，藉由替换该时钟讯号 CLK 为一交握 (handshaking) 讯号，该控制电路可变为异步 (asynchronous) 设计，在此种设计下，微处理器 204 使用
20 该交握讯号与闪速存储器 210 进行交握 (handshake)。

与一光盘系统的更新固件信息的已知技术方法比较，本方法藉由无论是重设该微处理器或是藉由执行一跳跃或传回陈述式的方式来确保该光盘系统的该微处理器在更新后将可以正常运作。在每一种情况，该微处理器的程序计数器将会开始执行储存于该闪速存储器的该固件的一预设地址的程序
25 代码，而将不会如同已知技术一样的开始执行未知的程序代码。

以上所述仅为本发明的较佳实施例，凡依本发明权利要求所做的均等变化与修饰，皆应属本发明专利的涵盖范围。

200310102746.5

说明书附图

第1/7页

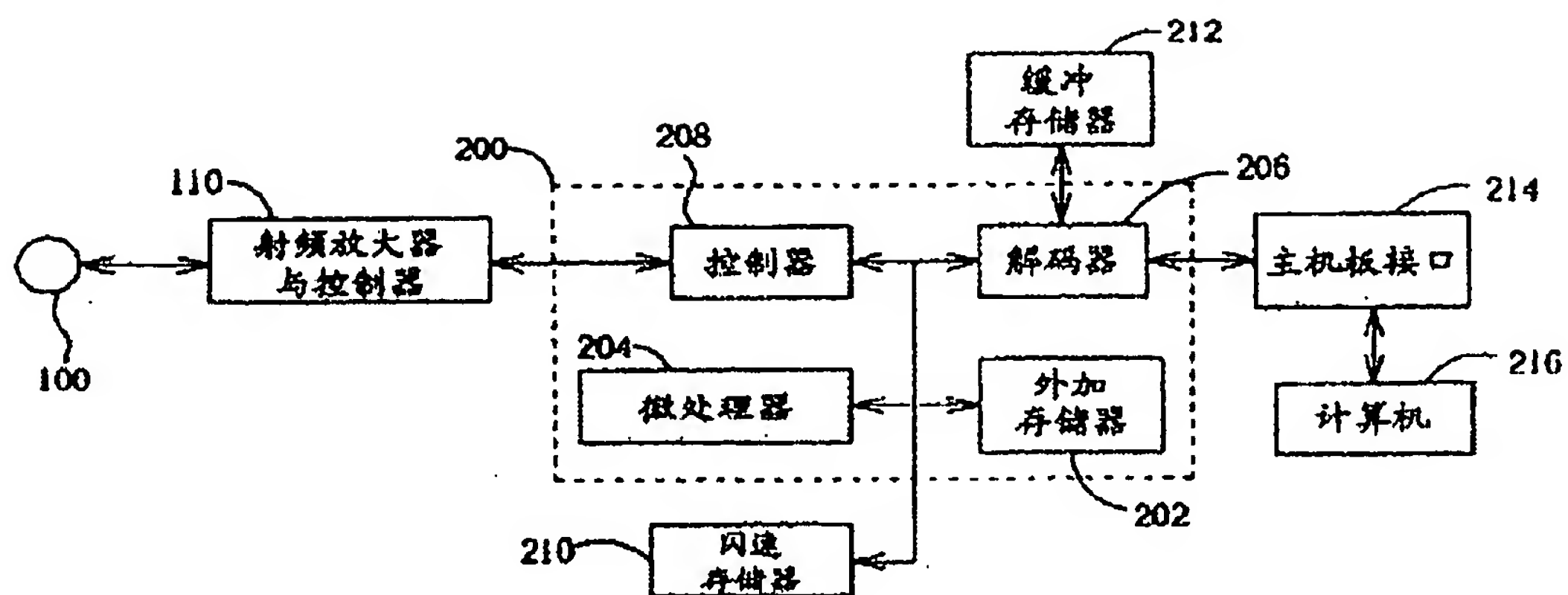


图 1

200310102746.5

说明书附图 第2/7页

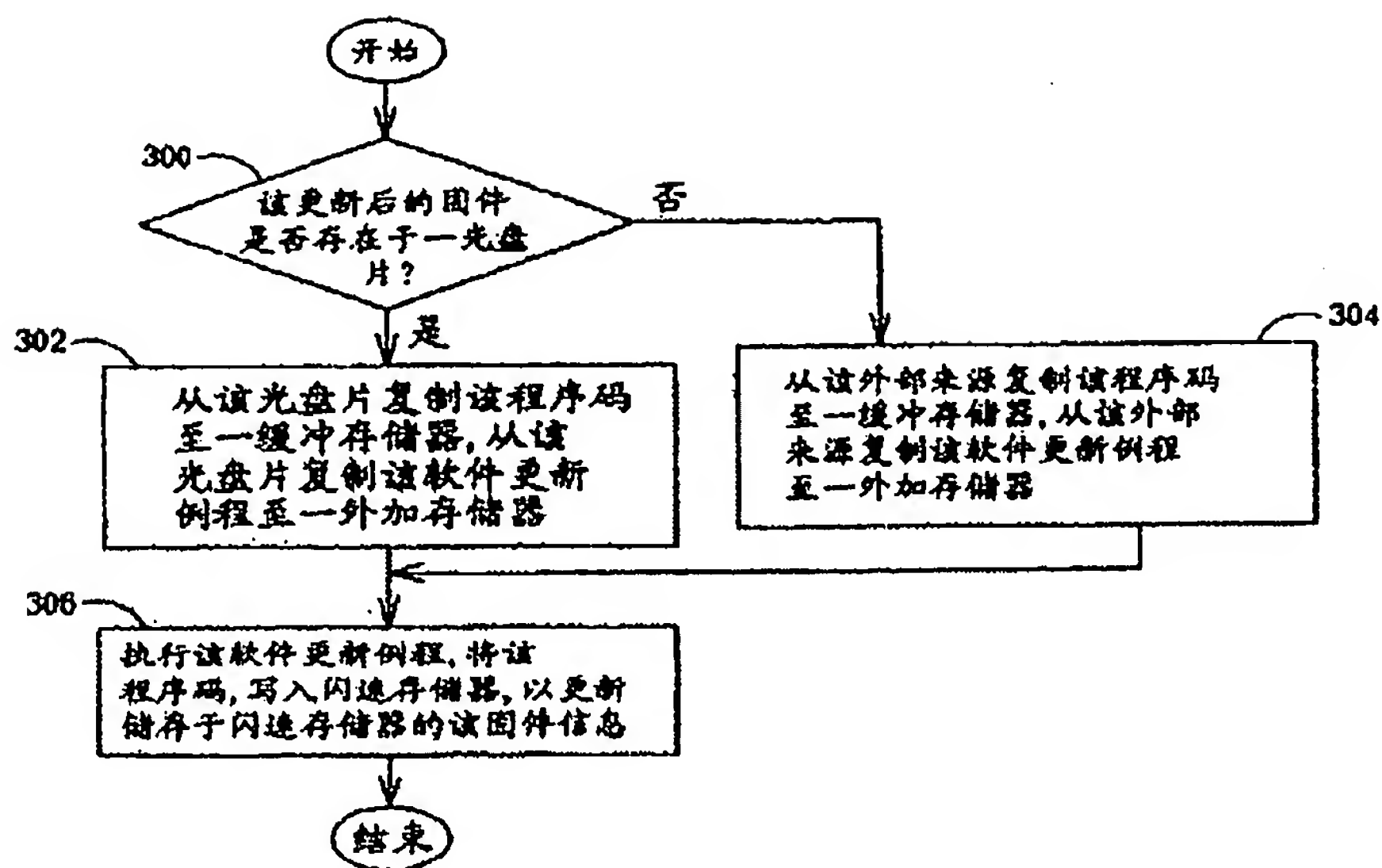


图 2

200310102746.5

说明书附图 第3/7页

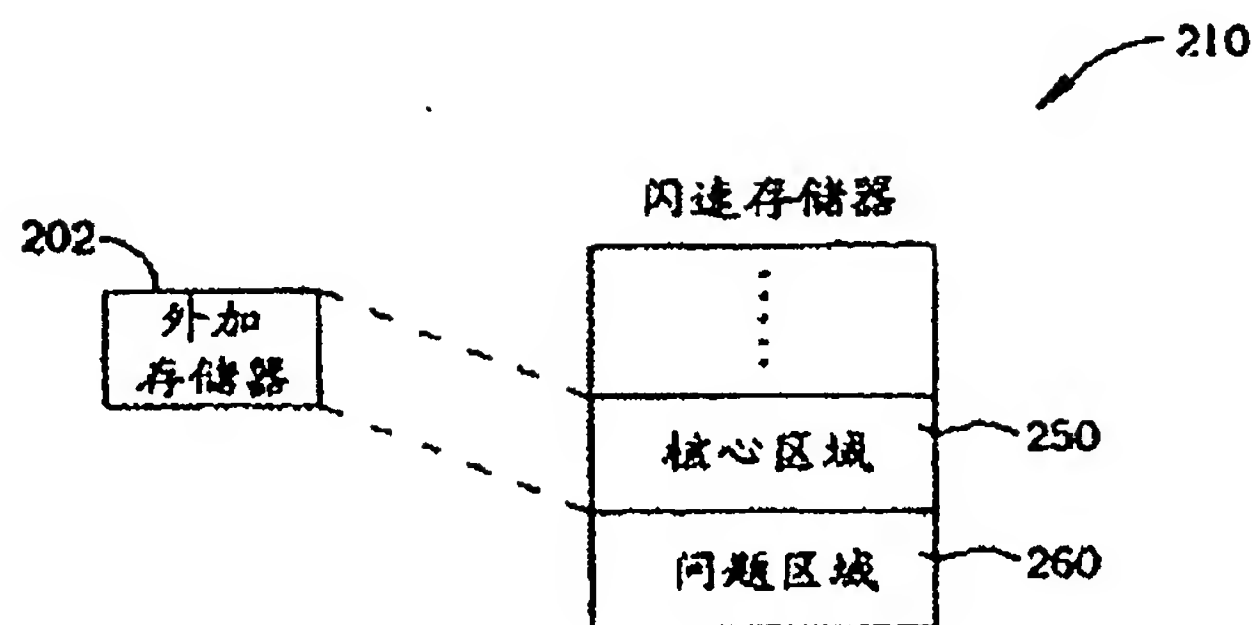


图 3

200310102746.5

说明书附图 第4/7页

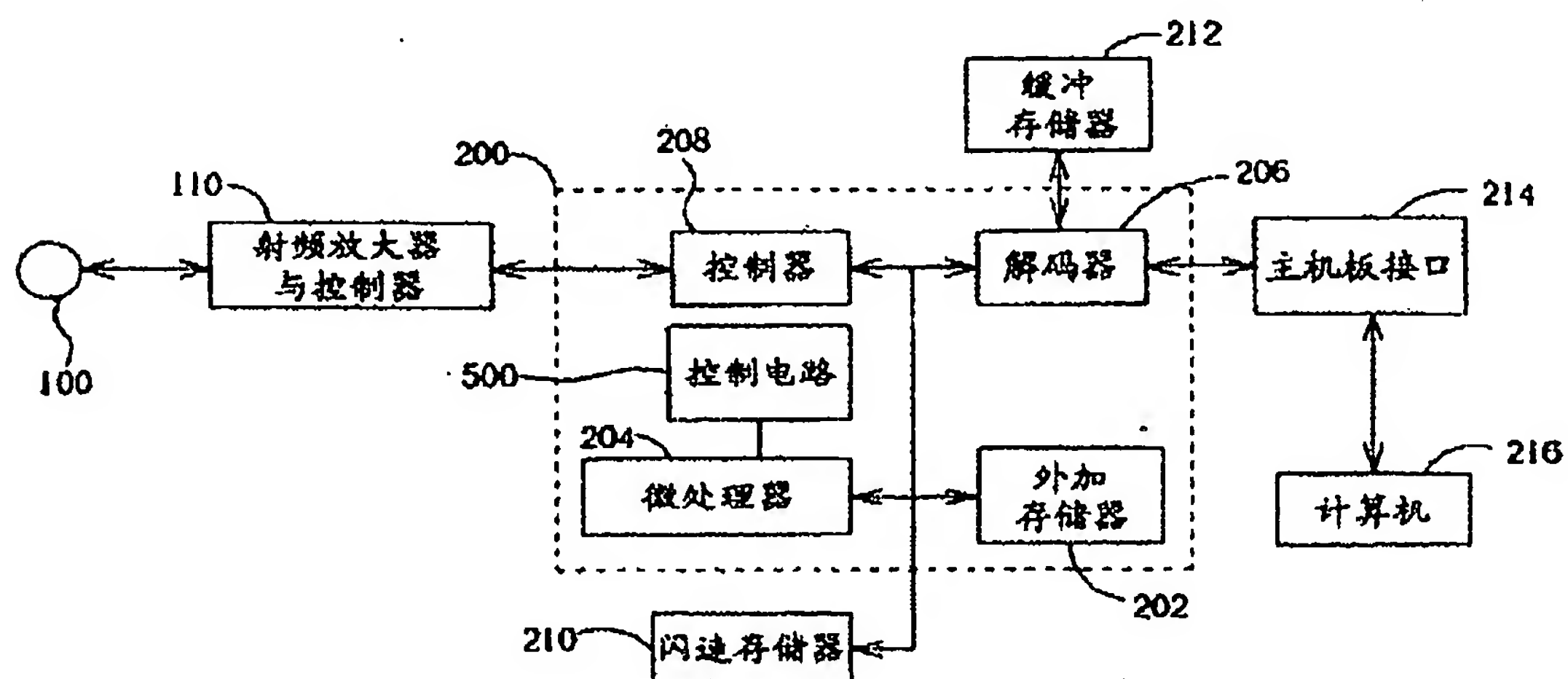


图 4

200310102746.5

说明书附图 第5/7页

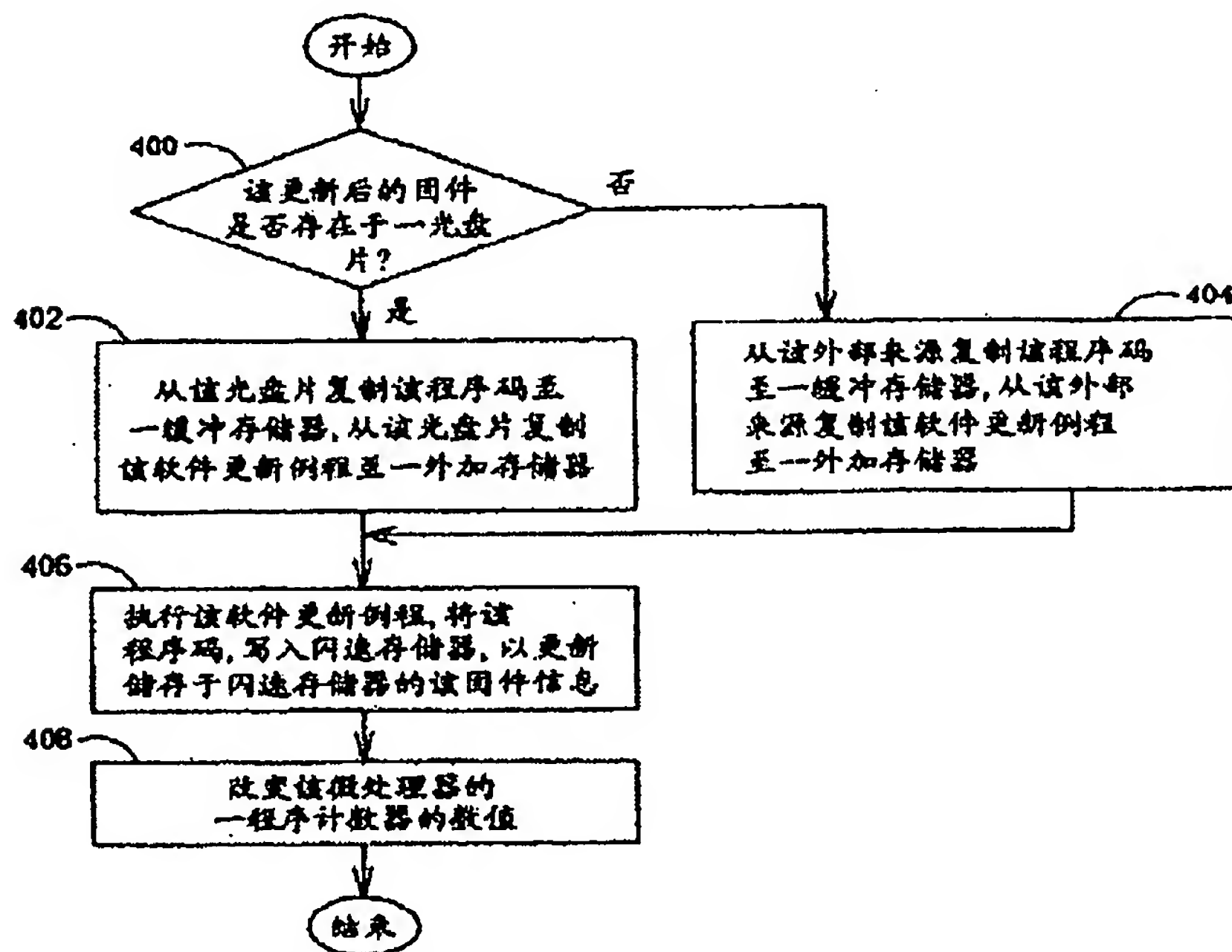


图 5

200310102745.5

说明书附图 第6/7页

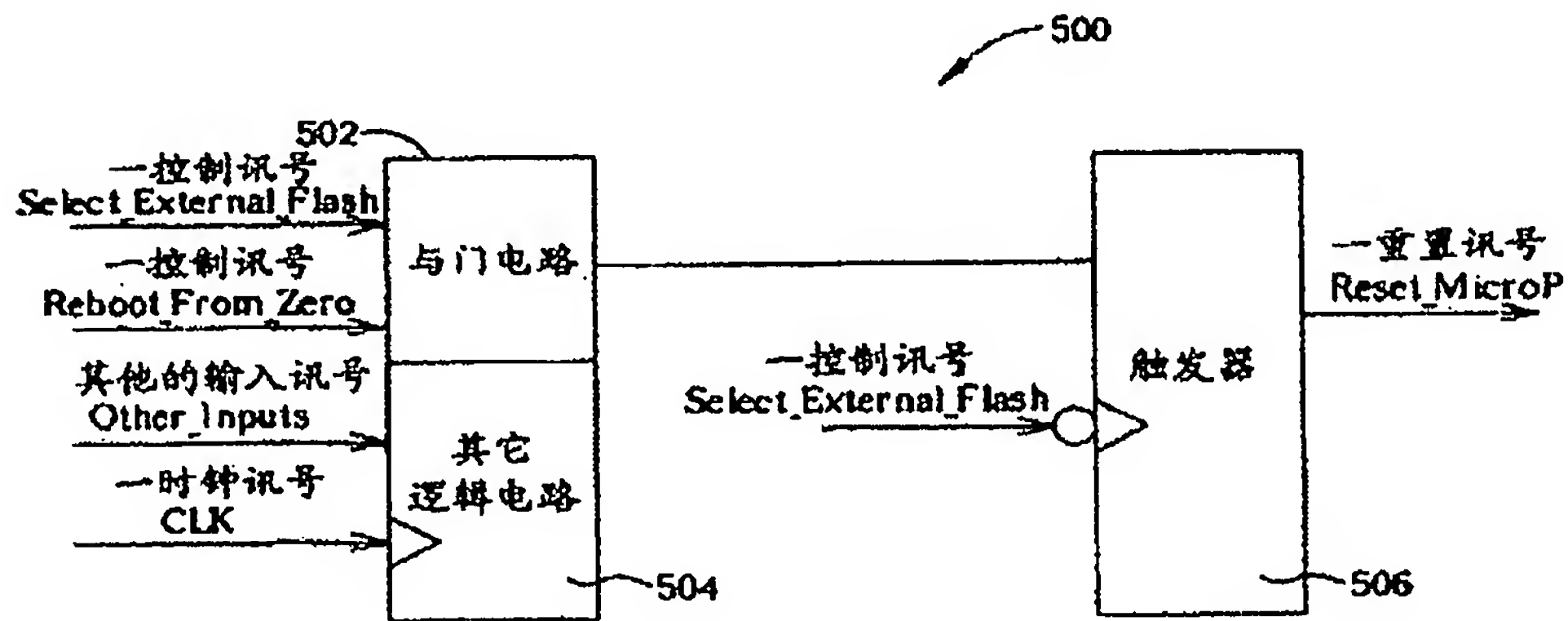


图 6

200310102746.5

说明书附图 第7/7页

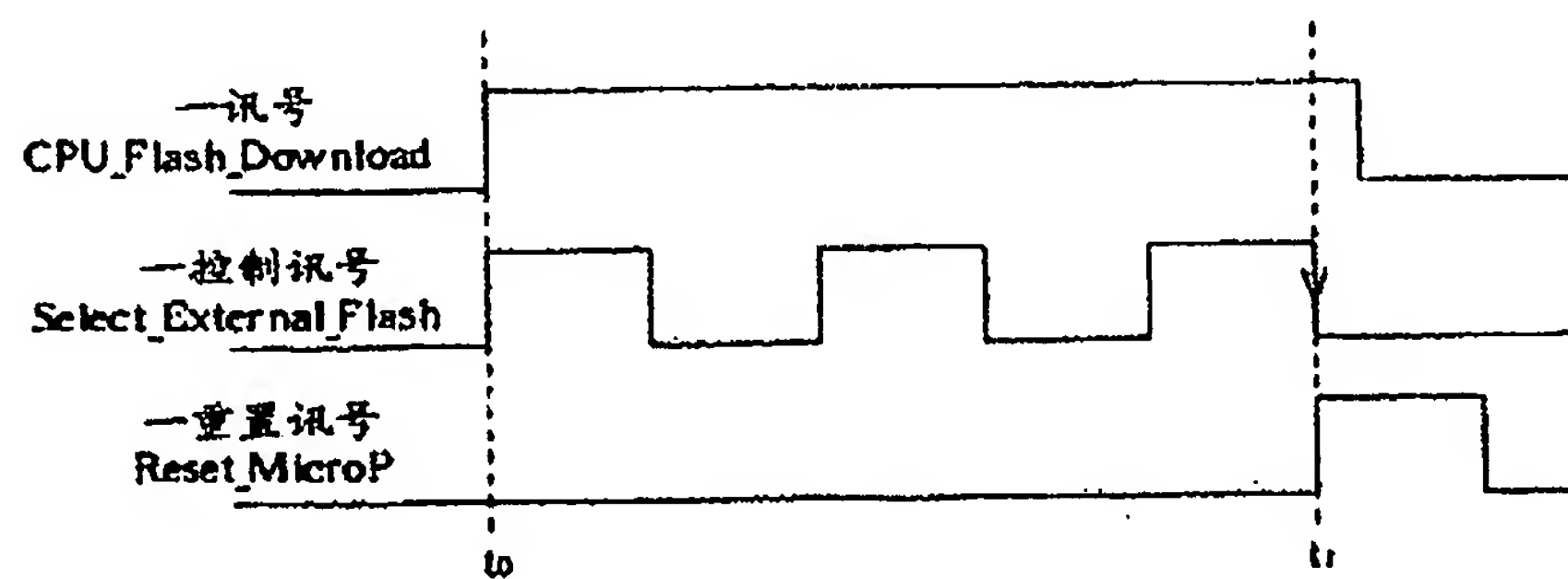


图 7